

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-164150  
 (43)Date of publication of application : 06.06.2003

(51)Int.Cl. H02M 3/28

(21)Application number : 2001-361863

(71)Applicant : NICHICON CORP

(22)Date of filing : 28.11.2001

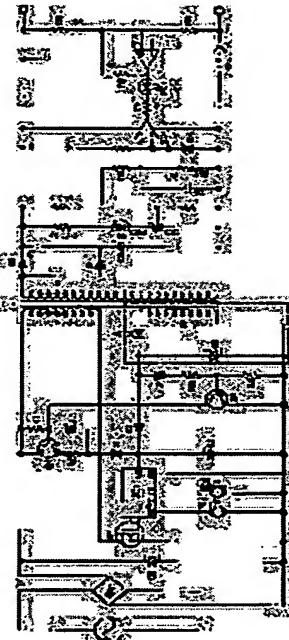
(72)Inventor : OKAMOTO NAOHISA  
 FUJIMURA NAOYA

## (54) SWITCHING POWER SOURCE

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To reduce the standby power of a switching power source.

**SOLUTION:** A switching power source that can reduce power consumption caused by a startup current is provided, wherein a constant current circuit to make the startup current constant is provided between a positive (+) line and a negative (-) line on the primary side of the switching power source; when the load side is in a standby state, the startup constant current is made to operate intermittently in matching with the intermittent operation of the switching power source in such a way that the duration of the time the startup constant current is off is longer than the time when it is on. Also, because the startup current is a constant current, the startup current does not increase even if the input voltage of the power source is raised, so that power consumption caused by the startup current is reduced.



## LEGAL STATUS

[Date of request for examination] 13.07.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-164150

(P2003-164150A)

(43)公開日 平成15年6月6日(2003.6.6)

(51)Int.Cl.<sup>7</sup>

H 02 M 3/28

識別記号

F I

マーク(参考)

H 02 M 3/28

H 5 H 7 3 0

B

審査請求 未請求 請求項の数1 O.L (全8頁)

(21)出願番号 特願2001-361863(P2001-361863)

(22)出願日 平成13年11月28日(2001.11.28)

(71)出願人 000004606

ニチコン株式会社

京都府京都市中京区御池通烏丸東入一筋目  
仲保利町191番地の4 上原ビル3階

(72)発明者 岡本 直久

京都府京都市中京区御池通烏丸東入一筋目  
仲保利町191番地の4 上原ビル3階 ニ

(72)発明者 藤村 直哉

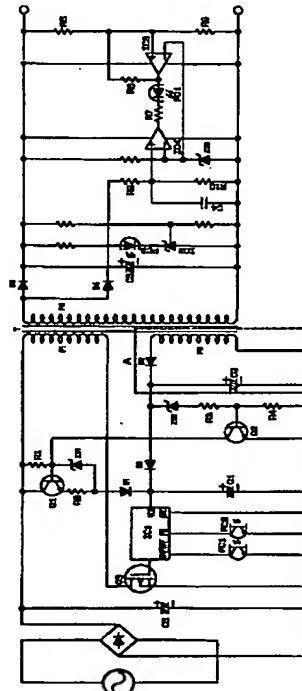
京都府京都市中京区御池通烏丸東入一筋目  
仲保利町191番地の4 上原ビル3階 ニ  
チコン株式会社内

最終頁に続く

(54)【発明の名称】スイッチング電源

(57)【要約】

【課題】スイッチング電源の待機電力を低減する。  
【解決手段】スイッチング電源の一次側の(+)ラインと(-)ラインとの間に起動電流の定電流化回路を構成し、負荷側が待機状態の時、スイッチング電源が間欠動作することに合わせて起動用定電流も間欠動作させ、起動用定電流がオンしている時間に対して、オフしている時間を長くし、また起動用電流が定電流であることによって、電源の入力電圧を上昇させても起動用電流が増加することなく、起動用電流による電力消費を低減することができるスイッチング電源を提供する。



### 【特許請求の範囲】

【請求項1】 コンバータトランジスタの一次側の一次巻線にスイッチング素子を接続し、補助巻線にダイオードと平滑コンデンサとを接続した補助電源を備え、整流して得られる直流電圧を上記スイッチング素子でオン／オフし、整流ダイオードと平滑コンデンサとを有する二次側の整流・平滑回路を介して電圧を安定供給し、負荷が待機状態の時、スイッチング電源を間欠動作させて待機電力を低減するスイッチング電源において、

スイッチング電源の一次側(+)ラインに第1のNPNトランジスタのコレクタを接続し、ベースとスイッチング電源の一次側(+)ラインとの間に第1の抵抗を接続し、エミッタと一次側(-)ラインとの間に第2の抵抗と第1のダイオードと平滑コンデンサとを直列に接続し、第1のNPNトランジスタのベースと第2の抵抗との間に第1のツェナーダイオードを逆接続し、第1のダイオードのカソードと上記平滑コンデンサとの接続点をスイッチング電源制御用ICの動作電圧供給用VCC端子と第2のダイオードのカソードに接続し、第2のダイオードのアノードと一次側の(-)ラインとの間に第2のツェナーダイオードと第3の抵抗と第4の抵抗とを直列接続し、第3の抵抗と第4の抵抗との接続点を第2のNPNトランジスタのベースに接続し、第2のNPNトランジスタのコレクタを第1のNPNトランジスタのベースに、第2のNPNトランジスタのエミッタを一次側の(-)ラインに接続して、スイッチング電源の起動電流の定電流化回路を構成したことを特徴とするスイッチング電源。

### 【発明の詳細な説明】

#### 【0001】

【発明の属する技術分野】本発明はスイッチング電源に関し、待機状態における省エネ対策として、スイッチング電源の待機電力を低減させる手段を備えたスイッチング電源に関するものである。

#### 【0002】

【従来の技術】本発明者は、待機電力を低減させる手段を備えたスイッチング電源として、図2のようなスイッチング電源の特許出願を行っている。図2において、電源に所定の入力電圧が印加されると、抵抗R11を通じて起動電流が流れ、コンデンサC2をスイッチング電源制御用IC1が必要とする起動開始電圧まで充電する。起動開始電圧まで充電されると、コンデンサC2に貯えられた充電エネルギーを利用してスイッチング電源制御用IC1が動作を開始し、コンデンサC2の両端電圧がスイッチング電源制御用IC1の動作停止電圧まで放電される前に、トランジスタTの補助巻線P3の電圧をダイオードD3で整流し、コンデンサC2で平滑して、スイッチング電源制御用IC1の動作電圧供給用VCC端子に電圧を供給しスイッチング電源は正常に動作を始める。

#### 【0003】 IC2は、出力電圧検出用ICである。出

力電圧が定格電圧より上昇すると、出力電圧検出用IC2に接続されたフォトカプラPC2のダイオードに流れる電流が増加して、フォトカプラPC2のトランジスタが接続されている電源制御用IC1のフィードバック

(FB)端子の電圧が下がり、下がる量に応じて一定周波数で動作しているスイッチング素子Q3のオフ時間デューティが大きくなり、出力電圧を下げて定格電圧を安定供給することができる。

【0004】負荷側が待機状態となり、電源の出力電流が微小になると、スイッチング素子Q3のオフ時間デューティが大きくなるため、ダイオードD4で整流後、抵抗R9とコンデンサC4で積分して得られるC4の両端電圧が下がり、その電圧と基準電圧となるツェナーダイオードZD3の電圧を比較し、C4の両端電圧が低くなるとオペアンプIC4の出力はLレベルとなる。

【0005】二次側出力平滑用コンデンサC3の両端電圧は安定化出力電圧になっており、抵抗R5、R6、およびR8で分圧し得られたR6の両端電圧と、基準電圧となるツェナーダイオードZD3の電圧を比較し、R6の両端電圧が高くなっている間、オペアンプIC3の出力はHレベルとなり、オペアンプIC3の出力端子から電流がフォトカプラPC1のダイオード、抵抗R7、LレベルとなっているIC4の出力端子に流れ込み、フォトカプラPC1のトランジスタ側がオンとなり、電源制御用IC1のON/OFF端子がLレベルとなるが、電源制御用IC1はON/OFF端子がLレベルになると発振停止となる機能を有しているため、スイッチング素子Q3は動作停止する。

【0006】二次側出力平滑コンデンサC3の両端電圧は、微小待機負荷電流とC3に接続されている電源内部回路で消費される微小電流によって徐々に放電され、負荷側が許容できる最低出力に達すると、抵抗R6の両端電圧が基準電圧であるZD3の電圧より低くなるため、IC3の出力端子はLレベルとなり、フォトカプラPC1のダイオードに電流が流れなくなるため、フォトカプラPC1のトランジスタ側がオフし、電源制御用IC1のON/OFF端子がHレベルになるので、スイッチング素子Q3は動作を開始する。

#### 【0007】

【発明が解決しようとする課題】ところが、図2の回路においては、図4に示した電源の動作状態と時間の関係のとおり、電源の負荷側が待機状態にあるときでも起動電流が流れ続け、電源の待機電力を悪化させており、また電源の入力電圧が上昇すると起動電流が増加し、さらに待機電力を悪化させるため、さらなる改善が求められていた。

#### 【0008】

【課題を解決するための手段】本発明は、上記課題を解決するため、スイッチング電源の起動電流を入力電圧に関わらず定電流化し、また、負荷側が待機状態にある

時、補助電源の電圧が最低動作電圧以上の時は、起動電流をオフにし、かつ、最低動作電圧になる直前に起動電流をオンして、起動電流で消費していた電力を大幅に低減し、待機電力を低減しようとするものである。すなわち、図1に示すように、コンバータトランスTの一次側の一次巻線P1にスイッチング素子Q3を接続し、補助巻線P3にダイオードD3と平滑コンデンサC2とを接続した補助電源を備え、整流して得られる直流電圧を上記スイッチング素子Q3でオン／オフし、整流ダイオードD5と平滑コンデンサC3とを有する二次側の整流・平滑回路を介して電圧を安定供給し、負荷が待機状態の時、スイッチング電源を間欠動作させて待機電力を低減するスイッチング電源において、スイッチング電源の一次側(+)ラインに第1のNPNトランジスタQ1のコレクタを接続し、ベースとスイッチング電源の一次側(+)ラインとの間に第1の抵抗R1を接続し、エミッタと一次側(-)ラインとの間に第2の抵抗R2と第1のダイオードD1と平滑コンデンサC1とを直列に接続し、第1のNPNトランジスタQ1のベースと第2の抵抗Rとの間に第1のツェナーダイオードZD1を逆接続し、第1のダイオードD1のカソードと上記平滑コンデンサC1との接続点をスイッチング電源制御用IC1の動作電圧供給用VCC端子と第2のダイオードD2のカソードに接続し、第2のダイオードD2のアノードと一次側の(-)ラインとの間に第2のツェナーダイオードZD2と第3の抵抗R3と第4の抵抗R4とを直列接続し、第3の抵抗R3と第4の抵抗R4との接続点を第2のNPNトランジスタQ2のベースに接続し、第2のNPNトランジスタQ2のコレクタを第1のNPNトランジスタQ1のベースに、第2のNPNトランジスタQ2のエミッタを一次側の(-)ラインに接続して、スイッチング電源の起動電流の定電流化回路を構成したことを特徴とするスイッチング電源である。

#### 【0009】

【発明の実施の形態】以下、本発明の実施の形態について、図面を参照しながら詳細に説明する。図1は本発明の実施形態が適用されるスイッチング電源の一例である。この回路は、フライバックコンバータと呼ばれるものであり、図1はその回路構成を示したものである。Tは一次側に蓄積されたエネルギーを二次側へ伝達するためのコンバータトランス、Q3はスイッチング素子であるFET、C5は、電源入力平滑用コンデンサ、Q1は起動用定電流を制御する第1のNPNトランジスタ、Q2はQ1をオン／オフ制御するための第2のNPNトランジスタ、R1はQ1のベースを制限する第1の抵抗、ZD1とR2は各々、起動用定電流値を設定する第1のツェナーダイオードと第2の抵抗、D1は逆電圧防止用の第1のダイオード、ZD2は補助電源電圧を検出する第2のツェナーダイオード、R3はZD2およびQ2の電流制限用の第3の抵抗、R4はZD2がオフしている

時にリークする電流でQ2が誤動作するのを防止する第4の抵抗、D3は補助電源整流用ダイオード、C2は補助電源平滑用コンデンサ、C1は起動電流により充電され、その充電エネルギーで電源制御用IC1を動作させるためのコンデンサ、D2は起動電流がZD2およびC2に流れるのを防止する第2のダイオードであり、C3は二次側の出力平滑用コンデンサ、IC1はスイッチング電源制御用IC、IC2は出力電圧検出用IC、PC2は二次側回路に電圧を安定供給するための信号を一次側にフィードバックするフォトカプラ、D4、D5はダイオード、R9とC4は各々、ダイオードD4からの電圧を積分するための抵抗とコンデンサ、R10はC4に充電された電荷を放電する抵抗、IC4は出力電流が増加しC4の両端電圧が上昇したことを検出するオペアンプ、IC3およびR5・R6・R8は各々、負荷側が許容できる最低出力電圧を検出するオペアンプと抵抗、ZD3はIC3とIC4の基準電圧を設定するツェナーダイオード、PC1は負荷側が許容できる最低出力電圧になるまでスイッチング素子Q3を停止させる信号を一次側にフィードバックするフォトカプラ、R7はフォトカプラPC1の電流を制限する抵抗である。

【0010】電源に所定の入力電圧が印加されると、第1の抵抗R1から第1のNPNトランジスタQ1のベースに電流が流れ、Q1は動作を開始する。第1のNPNトランジスタQ1のベースに第1のツェナーダイオードZD1が接続してあるため、第2の抵抗R2の両端電圧は電源の入力電圧に関わらず一定の電圧となり、第2の抵抗R2に流れる電流は定電流化される。上記定電流でスイッチング電源制御用IC1の動作電圧供給用VCC端子に接続されたコンデンサC1を、スイッチング電源制御用IC1が必要とする起動開始電圧まで充電し、起動開始電圧まで充電されるとC1に貯えられた充電エネルギーを利用してスイッチング電源制御用IC1が動作を開始し、コンデンサC1の両端電圧がスイッチング電源制御用IC1の動作停止電圧まで放電される前に、コンバータトランスTの補助巻線P3の電圧をダイオードD3で整流しコンデンサC2で平滑して、第2のダイオードD2を通じてスイッチング電源制御用IC1のVCC端子に電圧を供給しスイッチング電源は正常に動作を始める。出力電圧が定格電圧より上昇すると、出力電圧検出用IC2に接続されたフォトカプラPC2のダイオードに流れる電流が増加して、フォトカプラPC2のトランジスタが接続されている電源制御用IC1のフィードバック(FB)端子電圧が下がり、下がる量に応じて一定周波数動作しているスイッチング素子Q3のオフ時間デューティが大きくなり、出力電圧を下げて定格電圧を安定供給することができる。

【0011】負荷側が待機負荷より大きい場合、スイッチング素子Q3は一定周波数で発振しており、補助電源平滑用コンデンサC2の両端電圧はツェナーダイオード

ZD2より高い電圧を維持しているため、ZD2に電流が流れ、第2のNPNトランジスタQ2がオンし、第1の抵抗R1から第1のNPNトランジスタQ1のベースに流れていた電流が、第2のNPNトランジスタQ2側に流れるため第1のNPNトランジスタQ1はオフし、第2の抵抗R2に流れていた定電流はオフする。

【0012】負荷側が待機状態となり、電源の出力電流が微小になると、スイッチング素子Q3のオフ時間デューティが大きくなるため、ダイオードD4で整流後、抵抗R9とコンデンサC4で積分して得られるC4の両端電圧が下がり、その電圧と基準電圧となるフェナーダイオードZD3の電圧を比較し、C4の両端電圧が低くなると出力電流検出用オペアンプIC4の出力はLレベルとなる。

【0013】二次側出力平滑用コンデンサC3の両端電圧は安定化出力電圧になっており、抵抗R5、R6およびR8で分圧し得られたR6の両端電圧と、基準電圧となるフェナーダイオードZD3の電圧を比較し、R6の両端電圧が高くなっている間、オペアンプIC3の出力はHレベルとなり、最低出力電圧検出用オペアンプIC3の出力端子から電流がフォトカプラPC1のダイオード、抵抗R7、Lレベルとなっている出力電圧検出用オペアンプIC4の出力端子に流れ込み、フォトカプラPC1のトランジスタ側がオンとなり、電源制御用IC1のON/OFF端子がLレベルとなるが、電源制御用IC1はON/OFF端子がLレベルになると発振停止となる機能を有しているため、スイッチング素子Q3は停止する。

【0014】二次側出力平滑用コンデンサC3の両端電圧は、微小待機負荷電流とC3に接続されている電源内部回路で消費される微小電流によって徐々に放電され、負荷側が許容できる最低出力電圧に達すると、抵抗R6の両端電圧が基準電圧であるフェナーダイオードZD3の電圧より低くなるため、オペアンプIC3の出力端子はLレベルとなり、フォトカプラPC1のトランジスタ側がオフし、電源制御用IC1のON/OFF端子がHレベルになるので、スイッチング素子Q3は動作を開始する。

【0015】また、上記スイッチング素子Q3が停止している間、コンバータトランスTの補助巻線P3に電圧が発生しないため、コンデンサC2の両端電圧は下がり続け、スイッチング電源制御用IC1のVCC電圧も下がり続ける。スイッチング電源制御用IC1のVCC電圧が動作停止電圧に達する前に、フェナーダイオードZD2に電流が流れなくなり、第2のNPNトランジスタQ2がオフするため第1のNPNトランジスタQ1がオンし、定電流がコンデンサC1に供給され、スイッチング電源制御用IC1が必要とする最低動作電圧以上の電圧が維持できる。

【0016】図3は電源の動作状態と時間との関係を示

した図である。負荷側が待機状態の間は、図3のA部分に示すように、定格電圧と負荷側が許容できる最低出力電圧の間になるよう、スイッチング素子Q3がオン/オフを繰り返す。図3のA部分のタイムチャートから分かるように、スイッチング素子Q3がオフしている間、スイッチング電源制御用IC1の最低動作電圧になる直前まで起動用定電流をオフすると、起動用定電流が流れている時間が流れていないと時間に対して小さいため、起動用定電流で消費される電力を低減することができる。待機状態から電源の出力電流を若干増加させると、図3のB部分に示すように、増加させた電流に応じて出力平滑用コンデンサC3の放電される時間が短くなり、上記スイッチング素子Q3の停止時間が短くなるため、起動用定電流をオフしている期間も短くなる。さらに電源の出力電流を増加させ、スイッチング素子Q3のオフ時間デューティが出力電流の増加量に応じて小さくなり、ダイオードD4で整流後、抵抗R9とコンデンサC4で積分して得られるC4の両端電圧が上昇し、フェナーダイオードZD3の基準電圧より高くなると、出力電流検出用オペアンプIC4の出力はHレベルとなり、今まで最低出力電圧検出用オペアンプIC3の出力端子からフォトカプラPC1のダイオード、抵抗R7、オペアンプIC4の出力端子に流れていた電流が流れなくなり、スイッチング素子Q3のオフ信号が一次側にフィードバックできなくなるため、電源の動作状態は本来の一定周波数動作に移行し、コンデンサC2の両端電圧は高いレベルを維持し、第2のNPNトランジスタQ2がオンし、第1のNPNトランジスタQ1がオフするため、起動用定電流はオフする。(図3のC部分)

【0017】上記したように、負荷側が待機状態の時、定格出力電圧と負荷側が許容できる最低出力電圧の間になるよう、スイッチング素子Q3はオン/オフ動作を繰り返し、図3下部の起動用定電流およびC1両端電圧(IC1の動作電圧VCC)の波形が示すとおり、スイッチング素子Q3が動作停止している間、スイッチング制御用IC1のVCC端子電圧が、スイッチング制御用IC1の、最低動作電圧まで下がる直前まで起動用定電流がオフし、オフしている時間がオフしている時間よりも長いことと、起動用電流が定電流であるため、電源の入力電圧上昇による起動用電流増加もないことから、起動用電流による消費電力が大きく低減できる。ところが、従来例では図4に示すように、スイッチング電源の動作状態にかかわらず、起動用電流が流れ続け、また電源の入力電圧が上昇すると起動用電流が増加するため、起動用電流による消費電力が大きく、電源の待機電力を悪化させる。

【0018】今、実施例(図1)と従来例(図2)の回路について、下記条件にて待機電力を測定した。

【条件】

・起動用定電流：100μA

- ・入力電圧：100V、230V
- ・定格出力電圧：16V
- ・定格出力電流：2.3A
- ・負荷側の許容最低出力電圧：9V
- ・コンデンサC3の容量：660μF
- ・発振周波数：70kHz
- ・スイッチング電源制御用IC1最低動作電圧：9V
- ・スイッチング素子Q3のオン／オフ時間

<オフ時間><オン時間>

出力電流0mA	3.5sec	20msec
出力電流1mA	1.8sec	40msec

上記条件にて、実施例と従来例とで待機電力を比較した結果を表1に示す。

【0019】

【表1】

入力電圧	AC100V		AC230V	
出力電流	0mA	1mA	0mA	1mA
従来例	40mW	68mW	170mW	200mW
実施例	20mW	43mW	40mW	60mW

### 【0020】

【発明の効果】以上説明したように、本発明によれば、負荷側が待機状態の時、スイッチング電源が間欠動作することに合わせて起動用定電流も間欠動作させ、起動用定電流がオンしている時間に対して、オフしている時間を長くすることができ、また起動用電流が定電流であることによって、電源の入力電圧を上昇させても起動用電流が増加することもなく、起動用電流による電力消費が低減でき、待機時の省エネに貢献することができる。

### 【図面の簡単な説明】

【図1】本発明の実施例によるスイッチング電源の回路図である。

【図2】従来例によるスイッチング電源の回路図である。

【図3】図1の実施例による電源の動作状態を示すタイムチャートである。

【図4】図2の従来例による電源の動作状態を示すタイムチャートである。

### 【符号の説明】

Q1 第1のNPNトランジスタ（起動用定電流制御用）

Q2 第2のNPNトランジスタ（Q1オン／オフ制御用）

Q3 スイッチング素子（FET）

IC1 スイッチング電源制御用IC

IC2 出力電圧検出用IC

IC3 最低出力電圧検出用オペアンプ

IC4 出力電流検出用オペアンプ

PC1 フォトカプラ（電源停止信号フィードバック用）

PC2 フォトカプラ（出力電圧検出信号フィードバック用）

C1 コンデンサ（スイッチング電源制御用IC起動用）

C2 コンデンサ（補助電源平滑用）

C3 コンデンサ（出力平滑用）

C4 コンデンサ（積分用）

C5 平滑用コンデンサ（電源入力平滑用）

R1 第1の抵抗（電流制限用）

R2 第2の抵抗（定電流設定用）

R3 第3の抵抗（電流制限用）

R4 第4の抵抗（誤動作防止用）

R5 抵抗（最低出力電圧検出用）

R6 抵抗（最低出力電圧検出用）

R7 抵抗（電流制限用）

R8 抵抗（最低出力電圧検出用）

R9 抵抗（積分用）

R10 抵抗（C4放電用）

R11 抵抗（電源起動用）

T コンバータトランジスタ

ZD1 第1のツエナーダイオード（定電流設定用）

ZD2 第2のツエナーダイオード（制御用IC最低動作電圧検出用）

ZD3 ツエナーダイオード（基準電圧設定用）

D1 第1のダイオード（逆電圧防止用）

D2 第2のダイオード（起動電流印加防止用）

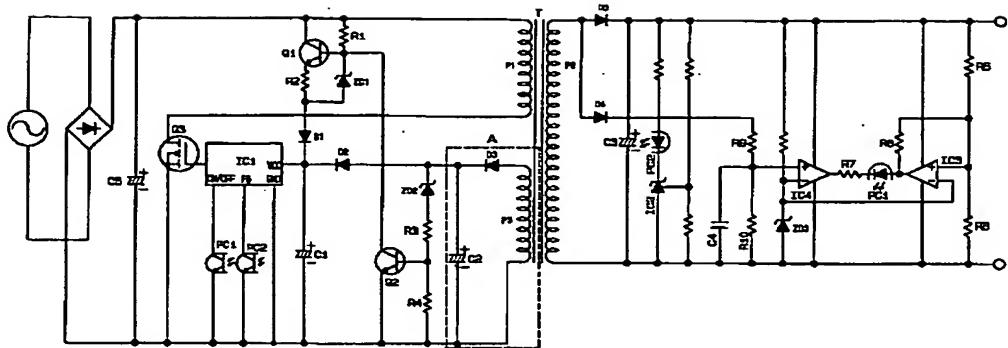
D3 ダイオード（補助電源整流用）

D4 ダイオード

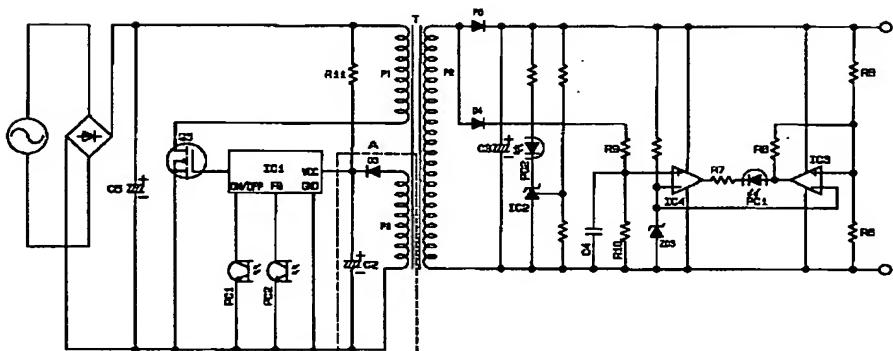
D5 ダイオード

A 補助電源

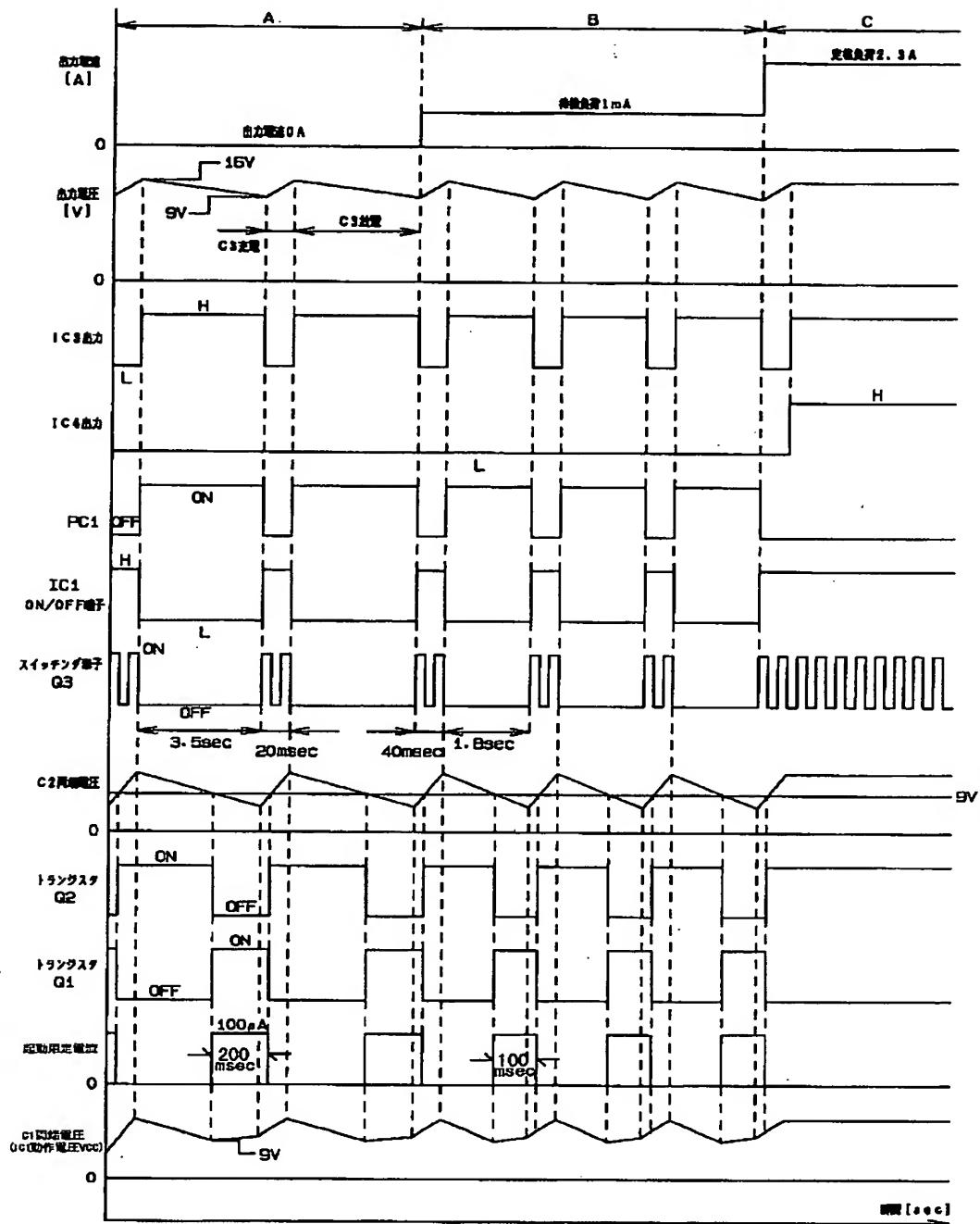
【図1】



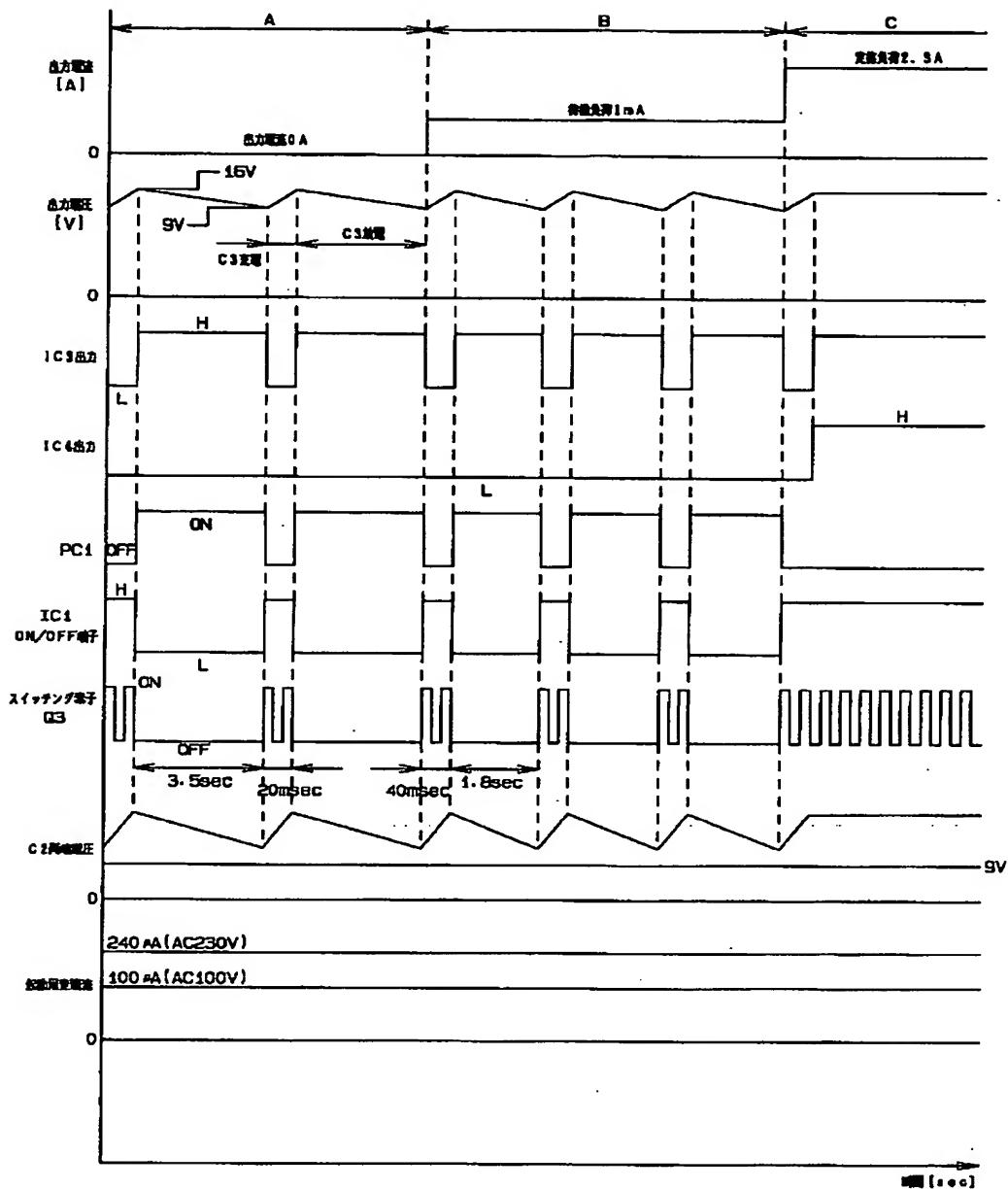
【図2】



【図3】



【図4】



フロントページの続き

Fターム(参考) 5H730 AA11 AA14 AS23 BB23 BB43  
 BB57 CC01 DD02 DD32 EE02  
 EE07 EE72 FD01 FD21 FD51  
 FG05 FG07 FG22 FG25 VV03  
 VV06